

УДК 681.518.5:004.052.32

**В. В. Сапожников, Вл. В. Сапожников, Д. В. Ефанов,  
В. В. Дмитриев, Ц. Хуан**

## **ОПТИМАЛЬНЫЙ СИСТЕМАТИЧЕСКИЙ КОД НА ОСНОВЕ ВЗВЕШИВАНИЯ РАЗРЯДОВ ИНФОРМАЦИОННЫХ ВЕКТОРОВ И СУММИРОВАНИЯ БЕЗ ПЕРЕНОСОВ ДЛЯ СИСТЕМ ФУНКЦИОНАЛЬНОГО КОНТРОЛЯ**

Дата поступления: 15.01.2016

Решение о публикации: 15.01.2016

**Цель:** Построить код с суммированием с минимальным общим количеством обнаруживаемых ошибок в информационных векторах со смещением распределения обнаруживаемых ошибок в сторону их большей кратности. **Методы:** Используются методы теории информации и кодирования, теории дискретных устройств и технической диагностики дискретных систем. **Результаты:** Формализованы правила построения кода с суммированием, который относится к классу модульно взвешенных кодов с суммированием. Приведенный код с суммированием имеет такое же количество контрольных разрядов, как и классический код Бергера, однако, в отличие от последнего, имеет минимальное общее количество обнаруживаемых ошибок в информационных векторах, то есть является оптимальным. Полученный код также идентифицирует 100% двукратных ошибок в информационных векторах и предназначен только для обнаружения ошибок. В статье также приводятся результаты экспериментов с набором контрольных комбинационных схем MCNC Benchmarks по оценке сложности технической реализации систем функционального контроля, организованных по предложенному коду, в сравнении со стандартной структурой дублирования. **Практическая значимость:** Использование предложенного кода с суммированием в системах функционального контроля позволяет организовывать контролепригодные дискретные устройства с меньшей структурной избыточностью, чем дают известные подходы, например, дублирование. Это, в свою очередь, позволяет уменьшать затраты на техническую реализацию устройства и его дальнейшую эксплуатацию. Описанный код с суммированием может также быть полезен и в других задачах технической диагностики.

Система функционального контроля, комбинационная схема, дублирование, код Бергера, код с суммированием, взвешенный код с суммированием, обнаруживаемая ошибка, структурная избыточность.

**Valeriy V. Sapozhnikov**, Dr. Sci. (Eng.), professor, port.at.pgups1@gmail.com; **Vladimir V. Sapozhnikov**, Dr. Sci. (Eng.), professor, at.pgups@gmail.com; **\*Dmitriy V. Yefanov**, Cand. Sci. (Eng.), associate professor, TrES-4b@yandex.ru; **Vyacheslav V. Dmitriyev**, assistant lecturer, webus@pisem.net; **Jie Huang**, student, 1340632392@qq.com (Petersburg State Transport University) OPTIMISED SYSTEMATIC CODE BASED ON WEIGHTING ORDERS OF DATA VECTORS AND FALSE ADD FOR CONCURRENT ERROR DETECTION CONTROL SYSTEMS

**Objective:** To build a sum code with minimum total amount of undetectable errors in data vectors with a shift in distribution of undetectable errors towards their higher frequency. **Methods:** Methods of theory of information and coding, theory of discrete devices and technical diagnostics of discrete systems were applied. **Results:** Rules for building a sum code which is in the class of modular weighted sum codes are formalised. The presented sum code has the same number of check bits as the classic Berger

code but unlike the latter it has the minimum total amount of undetectable errors in data vectors, thus is optimised. The code obtained also identifies 100 per cent of double-bit errors in data vectors and is only designed for error detection. The paper also presents results of experiments with a set of MCNC Benchmarks control combinational circuits for evaluation of complexity of technical implementation of concurrent error detection systems organised on the code proposed, compared to standard duplication structure. **Practical importance:** Application of the proposed sum code in concurrent error detection systems allows organising testable discrete devices with lesser structure redundancy compared to known approaches such as duplication. In its turn, this allows to cut expenses on technical implementation of a device and its further operation. The described sum code can also be useful for other technical diagnostics tasks.

Concurrent error detection system, combinational circuit, duplication, Berger code, sum code, weight-based sum code, undetectable error, structure redundancy.

Для определения технического состояния устройств автоматики и вычислительной техники в процессе выполнения ими своих функций используются системы функционального контроля (рабочего или on-line диагностирования) [3, 5, 8]. При построении надежных систем управления методы функционального контроля используются в совокупности с методами тестового диагностирования и резервирования [19].

На рис. 1 изображена структурная схема системы функционального контроля. В ней

контролируемое логическое устройство  $F(x)$ , вычисляющее значения системы булевых функций  $f_1, f_2, \dots, f_m$ , снабжается специализированным контрольным оборудованием, предназначенным для косвенного контроля возникающих в процессе его работы неисправностей по результатам вычислений [17, 18]. В составе контрольного оборудования выделяется блок контрольной логики  $G(x)$ , формирующий значения системы специальных контрольных функций  $g_1, g_2, \dots, g_k$ , а также самопроверяемый тестер, реализуемый в виде

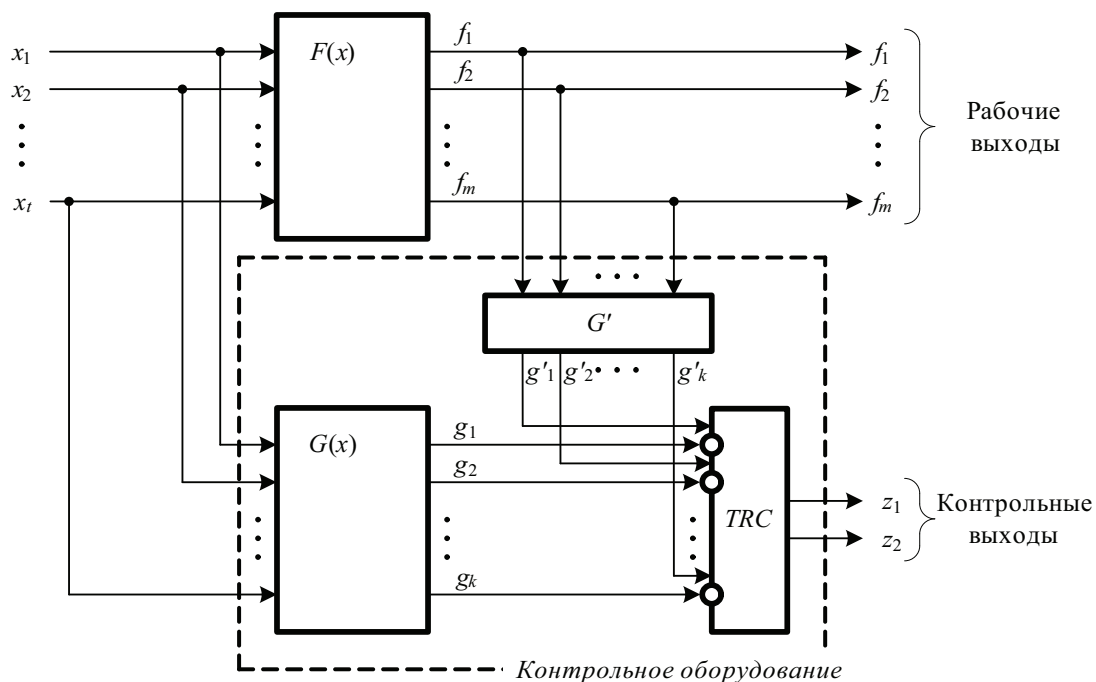


Рис. 1. Структурная схема системы функционального контроля

генератора контрольных разрядов  $G'$  и компаратора  $TRC$ . Генератор контрольных разрядов  $G'$  формирует значения контрольных функций  $g'_i$ ,  $i = 1, k$  по правилам заранее выбранного систематического кода, а компаратор  $TRC$  сравнивает одноименные контрольные функции, вычисленные блоками  $G(x)$  и  $G'$ . Для построения самопроверяемой структуры тестера компаратор реализуется в виде схемы сжатия парафазных сигналов  $\langle g_i, g'_i \rangle$ , где сигналы от блока контрольной логики предварительно инвертируются. Это позволяет свести контроль технического состояния к контролю одного парафазного сигнала на выходах компаратора [8].

При построении структуры, приведенной на рис. 1, часто используются коды с суммированием – как классические, так и их модификации [1, 4, 6, 7, 12, 14]. Выходы контролируемого устройства отождествляются с разрядами информационного вектора, а выходы блока контрольной логики – с разрядами контрольного вектора. Тестер же в системе функционального контроля играет роль устройства, проверяющего соответствие между информационным и контрольным векторами.

Системы функционального контроля характеризуются различными параметрами, среди которых ключевыми являются структурная избыточность и свойства обнаружения ошибок в контролируемом устройстве. Характеристика структурной избыточности показывает, насколько сложна система функционального контроля по сравнению с самим объектом диагностирования. Свойства обнаружения ошибок в контролируемом устройстве фактически определяют ограничения на вид идентифицируемых искажений в информационном векторе. Так или иначе, оба описанных параметра напрямую зависят от кода, лежащего в основе системы функционального контроля.

В настоящей работе мы опишем систематический код, который может быть эффективно использован при организации систем функционального контроля взамен классических кодов с суммированием (кодов Бергера [10] –

далее будем обозначать их как  $S(m, k)$ -коды, где  $m$  и  $k$  – длина информационных и контрольных векторов) и их модификаций.

### Код с суммированием со смещением количества необнаруживаемых ошибок в информационных векторах в сторону большей кратности

Для построения оптимального кода будем использовать идею установления неравноправия между разрядами в информационном векторе путем приписывания им весовых коэффициентов  $w_i$ ,  $i = 1, m$  [9, 13, 15, 16]. Весовые коэффициенты при этом будем брать из специальной последовательности.

Алгоритм построения оптимального кода с суммированием:

1. Разрядам информационного вектора, начиная с младшего, приписываются весовые коэффициенты, образующие ряд последовательно возрастающих натуральных чисел:  $[m; m-1; \dots; 2; 1]$ ;
2. Значение каждого весового коэффициента  $w_i$  представляется в двоичном виде:  $[w_i]_2$ ;
3. Определяется число  $[W]_2$  – сумма двоичных чисел  $[w_i]_2$  весовых коэффициентов единичных разрядов информационного вектора (при суммировании отсутствует операция переноса):

$$[W]_2 = \bigoplus_{i=1}^m f_i[w_i].$$

4. Число  $[W]_2$  записывается в разряды контрольного вектора.

Данный код обозначим как  $WS^{mod}(m, k)$ -код. Количество контрольных разрядов в нем определяется по максимальному значению весового коэффициента  $w_m = m$ :  $k = \lceil \log_2(m+1) \rceil$ , где запись  $\lceil \dots \rceil$  обозначает целое сверху от  $\log_2(m+1)$ . Такое же количество контрольных разрядов используется и в классическом коде Бергера.

Поскольку при образовании разрядов контрольного вектора используется только операция сложения по модулю 2 и рассматриваются

ТАБЛИЦА 1. Получение разрядов контрольного вектора  $WS^{mod}(5,3)$ -кода

Разряды информационного вектора					Суммируемые весовые коэффициенты		Разряды контрольного вектора		
$f_5$	$f_4$	$f_3$	$f_2$	$f_1$	В десятичном виде	В двоичном виде	$g_3$	$g_2$	$g_1$
0	0	0	0	0	–	–	0	0	0
0	0	0	0	1	1	001	0	0	1
0	0	0	1	0	2	010	0	1	0
0	0	0	1	1	1+2	001+010	0	1	1
0	0	1	0	0	3	011	0	1	1
0	0	1	0	1	1+3	001+011	0	1	0
0	0	1	1	0	2+3	010+011	0	0	1
0	0	1	1	1	1+2+3	001+010+011	0	0	0
0	1	0	0	0	4	100	1	0	0
0	1	0	0	1	1+4	001+100	1	0	1
0	1	0	1	0	2+4	010+100	1	1	0
0	1	0	1	1	1+2+4	001+010+100	1	1	1
0	1	1	0	0	3+4	011+100	1	1	1
0	1	1	0	1	1+3+4	001+011+100	1	1	0
0	1	1	1	0	2+3+4	010+011+100	1	0	1
0	1	1	1	1	1+2+3+4	001+010+011+100	1	0	0
1	0	0	0	0	5	101	1	0	1
1	0	0	0	1	1+5	001+101	1	0	0
1	0	0	1	0	2+5	010+101	1	1	1
1	0	0	1	1	1+2+5	001+010+101	1	1	0
1	0	1	0	0	3+5	011+101	1	1	0
1	0	1	0	1	1+3+5	001+011+101	1	1	1
1	0	1	1	0	2+3+5	010+011+101	1	0	0
1	0	1	1	1	1+2+3+5	001+010+011+101	1	0	1
1	1	0	0	0	4+5	100+101	0	0	1
1	1	0	0	1	1+4+5	001+100+101	0	0	0
1	1	0	1	0	2+4+5	010+100+101	0	1	1
1	1	0	1	1	1+2+4+5	001+010+100+101	0	1	0
1	1	1	0	0	3+4+5	011+100+101	0	1	0
1	1	1	0	1	1+3+4+5	001+011+100+101	0	1	1
1	1	1	1	0	2+3+4+5	010+011+100+101	0	0	0
1	1	1	1	1	1+2+3+4+5	001+010+011+100+101	0	0	1

все  $2^m$  информационных векторов,  $WS^{mod}(m,k)$ -код будет иметь равномерное распределение информационных векторов между контрольными векторами. Это признак оптимального кода [2].

Действие алгоритма продемонстрируем на примере построения  $WS^{mod}(5,3)$ -кода (см. табл. 1). Рис. 2 иллюстрирует процесс получения разрядов контрольного вектора для информационного вектора  $\langle 01101 \rangle$ . Для формирования значений разрядов контрольного вектора суммируются весовые коэффициенты единичных разрядов в информационном векторе: 1, 3 и 4.

$$\begin{array}{r} \oplus \quad \begin{array}{|c|} \hline \bar{0} \\ \hline 0 \\ \hline 1 \\ \hline \end{array} \quad \oplus \quad \begin{array}{|c|} \hline \bar{0} \\ \hline 1 \\ \hline 0 \\ \hline \end{array} \quad \oplus \quad \begin{array}{|c|} \hline \bar{1} \\ \hline 1 \\ \hline 0 \\ \hline \end{array} \\ \hline 1 \quad 1 \quad 0 \end{array}$$

Рис. 2. Получение разрядов контрольного вектора

Исходя из алгоритма построения, любой  $WS^{mod}(m, k)$ -код будет иметь простые линейные функции вычисления значений контрольных разрядов. Например, для рассматриваемого  $WS^{mod}(5,3)$ -кода эти функции будут иметь вид:

$$\begin{cases} g_1 = f_1 \oplus f_3 \oplus f_5; \\ g_2 = f_2 \oplus f_3; \\ g_3 = f_4 \oplus f_5. \end{cases}$$

В табл. 2 дается распределение информационных векторов  $WS^{mod}(5,3)$ -кода на группы контрольных векторов (контрольные группы). Анализ такой формы задания кода позволяет определить характеристики обнаружения ошибок кодом.

Дадим характеристику необнаруживаемым ошибкам в информационных векторах данного кода. Для этого необходимо проанализировать все возможные переходы внутри каждой контрольной группы. Для каждой группы таких переходов будет  $3 \cdot 4 = 12$ . Примечательно, что правила построения кода таковы, что в каждой контрольной группе переходы будут иметь одинаковый характер. На рис. 3 приведена диаграмма переходов внутри контрольной группы  $\langle 000 \rangle$ , где на каждом переходе указано количество искажаемых разрядов – это кратность необнаруживаемой ошибки  $d$  – расстояние Хэмминга между соответствующей парой информационных векторов. В каждой контрольной группе имеются по четыре перехода, вызываемых одновременным искажением четырех разрядов, и по восемь переходов, вызываемых одновременным искажением трех разрядов. Умножая полученные величины на количество контрольных групп, получаем, что  $WS^{mod}(m, k)$ -кодом не

ТАБЛИЦА 2. Распределение информационных векторов  $WS^{mod}(5,3)$ -кода на контрольные группы

Контрольные группы							
000	001	010	011	100	101	110	111
Информационные векторы							
00000	00001	00010	00011	01000	01001	01010	01011
00111	00110	00101	00100	01111	01110	01101	01100
11001	11000	11011	11010	10001	10000	10011	10010
11110	11111	11100	11101	10110	10111	10100	10101

обнаруживается 64 трехкратных ошибки и 32 четырехкратных ошибки.

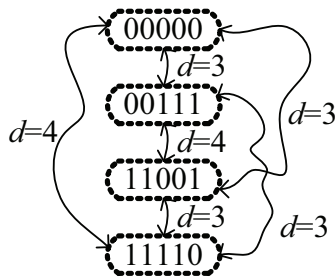


Рис. 3. Анализ переходов внутри контрольной группы <000>

Общее количество необнаруживаемых  $WS^{mod}(m, k)$ -кодом подсчитывается по формуле

$$N_m = 2^m (2^{m-k} - 1) = 2^m (2^{m - \lceil \log_2(m+1) \rceil} - 1). \quad (1)$$

Например, применение формулы (1) для подсчета необнаруживаемых ошибок в рассматриваемом  $WS^{mod}(5,3)$ -коде дает следующий результат:

$$\begin{aligned} N_5 &= 2^5 (2^{5 - \lceil \log_2(5+1) \rceil} - 1) = \\ &= 2^5 (2^2 - 1) = 32 \cdot 3 = 96. \end{aligned}$$

### Результаты экспериментов с системой контрольных комбинационных схем MCNC Benchmarks

В ходе исследования практических приложений описываемого  $WS^{mod}(m, k)$ -кода была оценена эффективность его применения при организации систем функционального контроля комбинационных логических схем. Для этой цели был использован набор стандартных комбинационных схем MCNC Benchmarks [11].

В MCNC Benchmarks комбинационные логические схемы представлены в различных форматах, в том числе в формате \*.pla. Данный формат фактически задает комбинационную схему в виде сжатой таблицы истинности функций, реализуемых схемой. Используя

интерпретатор SIS [20], можно анализировать различные характеристики схемы, реализованной в том или ином базисе (библиотеке функциональных элементов). Немаловажной характеристикой является площадь логического устройства, занимаемая им на кристалле ( $L$ , в усл. единицах). Ее значение фактически определяет стоимость разработки и эксплуатации устройства.

С использованием разработанного программного комплекса по анализу характеристик кодов с суммированием в системах функционального контроля нами получены все блоки системы функционального контроля в том же формате, что и набор комбинационных схем. Для полученных блоков определены показатели площади и рассчитано значение площади, занимаемой всей системой функционального контроля на кристалле. Использование  $WS^{mod}(m, k)$ -кода при организации систем функционального контроля сравнивалось с применением для этих целей классического  $S(m, k)$ -кода. Кроме того, дана оценка эффективности использования  $WS^{mod}(m, k)$ -кода по сравнению с системой дублирования (duplication system). В ходе исследований оценивались показатели структурной избыточности систем функционального контроля, организованных по модульно взвешенному коду, а именно:

- коэффициент  $\delta_f$  – отношение площади системы функционального контроля к площади контролируемой комбинационной схемы;
- коэффициент  $\delta_D$  – отношение площади системы функционального контроля к площади системы дублирования;
- коэффициент  $\delta'_S$  – отношение площади системы функционального контроля к площади системы контроля по коду Бергера при отдельной реализации блоков  $F(x)$  и  $G(x)$ ;
- коэффициент  $\delta''_S$  – отношение площади системы функционального контроля к площади системы контроля по коду Бергера при совместной реализации блоков  $F(x)$  и  $G(x)$ ;
- коэффициент  $\mu$  – коэффициент «сжатия» для системы функционального контроля с совместной реализацией блоков  $F(x)$  и  $G(x)$  по отношению к системе функционального кон-

ТАБЛИЦА 3. Оценка параметров площадей структур систем функционального контроля, организованных по  $WS^{mod}(m, k)$ - и  $S(m, k)$ -кодам

Контрольная схема	Число входов	Число выходов	Double System	$S(m, k)$ -код			$WS^{mod}(m, k)$ -код			Показатели системы контроля по $WS^{mod}(m, k)$ -коду, %					
				$L_{cl}$	$L_{ji}$	$\mu, \%$	$L_{cl}$	$L_{ji}$	$\mu, \%$	$\delta_{f,cl}$	$\delta_{f,ji}$	$\delta_{D,cl}$	$\delta_{D,ji}$	$\delta'_{S,cl}$	$\delta''_{S,ji}$
mixex1	8	7	4064	4176	3280	78,544	2904	2144	73,829	207,429	153,143	71,457	52,756	69,54	65,366
table3	14	14	81664	65992	58232	88,241	53968	49648	91,995	136,725	125,78	66,085	60,795	81,78	85,259
table5	17	15	78688	66760	54944	82,301	52840	39456	74,671	139,493	104,161	67,151	50,142	79,149	71,811
tcheck	3	3	672	584	432	73,973	536	408	76,119	446,667	340	79,762	60,714	91,781	94,444
newtpla2	10	4	2320	2024	1736	85,771	1848	1496	80,952	220	178,095	79,655	64,483	91,304	86,175
newscwp	4	5	1728	1952	1712	87,705	1360	1088	80	309,091	247,273	78,704	62,963	69,672	63,551
root	8	5	7840	6200	6224	100,387	5880	4872	82,857	168,192	139,359	75	62,143	94,839	78,278
max512	9	6	20320	15512	14960	96,441	14992	10344	68,997	155,648	107,392	73,78	50,906	96,648	69,144
max1024	10	6	36688	27408	35688	130,21	28384	22144	78,016	159,317	124,293	77,366	60,358	103,561	62,049
dc1	4	7	3216	3424	2872	83,879	2328	1856	79,725	238,525	190,164	72,388	57,711	67,991	64,624
dekoeder	4	7	2736	3104	1224	39,433	2040	1808	88,627	277,174	245,652	74,561	66,082	65,722	147,712
wim	4	7	2688	3160	1568	49,62	2024	1568	77,47	284,27	220,225	75,298	58,333	64,051	100
br1	12	8	8688	9048	5160	57,029	6440	3448	53,54	178,492	95,565	74,125	39,687	71,176	66,822
br2	12	8	7376	8024	5936	73,978	5448	3152	57,856	184,553	106,775	73,861	42,733	67,896	53,1
newbyte	5	8	2656	4368	4360	99,817	2072	1928	93,05	350	325,676	78,012	72,59	47,436	44,22
inc	7	9	6432	9112	8328	91,396	5088	3800	74,686	214,141	159,933	79,104	59,08	55,838	45,629
b10	15	11	20432	32824	18576	56,593	17192	16192	94,183	187,522	176,614	84,143	79,248	52,376	87,166
m1	6	12	8432	13224	2512	18,996	5568	3216	57,759	181,723	104,961	66,034	38,14	42,105	128,025
p82	5	14	7456	16568	15648	94,447	5312	4432	83,434	224,324	187,162	71,245	59,442	32,062	28,323
m2	8	16	23328	29984	8640	28,815	14672	6952	47,383	145,325	68,859	62,894	29,801	48,933	80,463
m3	8	16	30064	33984	9624	28,319	18544	8296	44,737	137,73	61,616	61,682	27,594	54,567	86,201
m4	8	16	40544	40152	14280	35,565	25464	13376	52,529	136,142	71,514	62,806	32,991	63,419	93,669
tms	8	16	16704	26352	7840	29,751	10936	6936	63,424	161,203	102,241	65,469	41,523	41,5	88,469
b2	16	17	85248	74992	42040	56,059	51400	27408	53,323	125,513	66,927	60,295	32,151	68,541	65,195
in1	16	17	85248	74992	57328	76,445	51400	27408	53,323	125,513	66,927	60,295	32,151	68,541	47,809
Средние значения						69,749			71,299	203,788	150,812	71,647	51,781	67,617	76,14

троля с отдельной реализацией блоков  $F(x)$  и  $G(x)$ .

Все показатели определены в процентах.

Для  $S(m, k)$ - и  $WS^{mod}(m, k)$ -кодов получены характеристики площадей систем функционального контроля при их использовании с двумя вариантами технической реализации для 25 комбинационных схем: а) при отдельной реализации блоков  $F(x)$  и  $G(x)$ ; б) при совместной реализации блоков  $F(x)$  и  $G(x)$  (табл. 3). Вид реализации в таблице обозначен латинскими буквами «*cl*» и «*ji*» – классическая структура (classic, cl) и структура с совместной реализацией блоков основной и контрольной логики (with joint implementation, ji).

Для 25 контрольных комбинационных схем в среднем получено, что структура системы функционального контроля на основе  $WS^{mod}(m, k)$ -кода при отдельной реализации блоков  $F(x)$  и  $G(x)$  занимает площадь на кристалле, равную 71,647% площади системы дублирования и 67,617% площади системы функционального контроля, построенной на основе кода Бергера. Для некоторых комбинационных схем получено уменьшение площади структуры на основе  $WS^{mod}(m, k)$ -кода по сравнению с дублированием более чем на четверть, а по сравнению с системой на основе кода Бергера – более чем вдвое.

Структура с совместной реализацией блоков основной и контрольной логики по сравнению с дублированием оказывается в среднем еще проще системы дублирования – 51,781% (уменьшение площади практически вдвое). Для 9 схем из 25 достигнуто значительное уменьшение – от 27,594 до 42,733% от площади системы дублирования. При сравнении структур с совместной реализацией блоков основной и контрольной логики, построенных на основе кода Бергера и нового кода, выигрыш в площади системы на основе нового кода составляет 76,14%.

Результаты экспериментов позволяют говорить о высокой эффективности  $WS^{mod}(m, k)$ -кода в задачах технической диагностики, прежде всего, – при организации систем функ-

ционального контроля комбинационных логических схем.

## Заключение

Использование предложенного оптимального кода с суммированием при организации систем функционального контроля является эффективным способом, позволяющим синтезировать надежные дискретные устройства с уменьшенными характеристиками структурной избыточности по сравнению с системами функционального контроля, реализованными по классическим кодам Бергера и по методу дублирования. Следует отметить, что  $WS^{mod}(m, k)$ -код позволяет обнаруживать больше ошибок на рабочих выходах систем функционального контроля, чем  $S(m, k)$ -код. Однако для 100%-ной идентификации любых одиночных неисправностей в структурах контролируемых комбинационных схем с использованием  $WS^{mod}(m, k)$ -кодов требуются анализ их влияния на выходы, а также разработка алгоритмов модификации структур комбинационных схем в контролепригодные.

## Библиографический список

1. Блюдов А. А. О кодах с суммированием единичных разрядов в системах функционального контроля / А. А. Блюдов, Д. В. Ефанов, В. В. Сапожников, Вл. В. Сапожников // Автоматика и телемеханика. – 2014. – № 8. – С. 131–145.
2. Блюдов А. А. Построение модифицированного кода Бергера с минимальным числом обнаруживаемых ошибок информационных разрядов / А. А. Блюдов, Д. В. Ефанов, В. В. Сапожников, Вл. В. Сапожников // Электронное моделирование. – 2012. – Т. 34, № 6. – С. 17–29.
3. Дрозд А. В. Рабочее диагностирование безопасных информационно-управляющих систем / А. В. Дрозд, В. С. Харченко, С. Г. Антошук и др. ; под ред. А. В. Дрозда, В. С. Харченко. – Харьков :



Национальный аэрокосмический ун-т им. Н.Е. Жуковского «ХАИ», 2012. – 614 с.

4. Ефанов Д.В. О свойствах кода с суммированием в схемах функционального контроля / Д.В. Ефанов, В.В. Сапожников, Вл.В. Сапожников // Автоматика и телемеханика. – 2010. – № 6. – С. 155–162.

5. Пархоменко П.П. Основы технической диагностики (оптимизация алгоритмов диагностирования, аппаратные средства) / П.П. Пархоменко, Е.С. Согомоян. – М. : Энергоатомиздат, 1981. – 320 с.

6. Сапожников В.В. Обнаружение опасных ошибок на рабочих выходах комбинационных логических схем / В.В. Сапожников, Вл.В. Сапожников, Д.В. Ефанов // Автоматика на транспорте. – 2015. – Т. 1, № 2. – С. 195–211.

7. Сапожников В.В. Применение кодов с суммированием при синтезе систем железнодорожной автоматки и телемеханики на программируемых логических интегральных схемах / В.В. Сапожников, Вл.В. Сапожников, Д.В. Ефанов // Автоматика на транспорте. – 2015. – Т. 1, № 1. – С. 84–107.

8. Согомоян Е.С. Самопроверяемые устройства и отказоустойчивые системы / Е.С. Согомоян, Е.В. Слабаков. – М. : Радио и связь, 1989. – 208 с.

9. Berger J. M. A Note on Burst Detecting Sum Codes / J. M. Berger // Inf. Control. – 1961. – Vol. 4, Is. 2–3. – P. 297–299.

10. Berger J. M. A Note on Error Detecting Codes for Asymmetric Channels / J. M. Berger // Inf. Control. – 1961. – Vol. 4, Is. 1. – P. 68–73.

11. Collection of Digital Design Benchmarks. – URL : <http://ddd.fit.cvut.cz/prj/Benchmarks>.

12. Das D. Low Cost Concurrent Error Detection Based on Modulo Weight-Based Codes / D. Das, N. A. Touba, M. Seuring, M. Gossel // Proc. of the 6th IEEE Int. On-Line Testing Workshop (IOLTW), Spain, Palma de Mallorca, July 3–5, 2000. – Palma de Mallorca, 2000. – P. 171–176.

13. Das D. Weight-Based Codes and Their Application to Concurrent Error Detection of Multi-level Circuits / Das D., Touba N. A. // Proc. of the 17th IEEE VLSI Test Symp., USA, CA, Dana Point, Apr. 25–29, 1999. – Dana Point, 1999. – P. 370–376.

14. Dong H. Modified Berger Codes for Detection of Unidirectional Errors / H. Dong // IEEE Trans. Comput. – 1984. – Vol. C-33, June. – P. 572–575.

15. Favalli M. Optimization of Error Detecting Codes for the Detection of Crosstalk Originated Errors / M. Favalli, C. Metra // Des., Autom. and Test in Eur. (DATE). – 2001. – March 13–16. – P. 290–296.

16. Ghosh S. Scan Chain Fault Identification Using Weight-Based Codes for SoC Circuits / S. Ghosh, K. W. Lai, W. B. Jone, S. C. Chang // Proc. of the 13th Asian Test Symp., Taiwan, Kenting, Nov. 15–17, 2004. – Taiwan, 2004. – P. 210–215.

17. Mitra S. Which Concurrent Error Detection Scheme to Choose? / S. Mitra, E. J. McClaskey // Proc. Int. Test Conf., USA, Atlantic City, NJ, 3–5 Oct., 2000. – Atlantic City, 2000. – P. 985–994.

18. Nicolaidis M. On-Line Testing for VLSI – A Compendium of Approaches / M. Nicolaidis, Y. Zorian // J. Electron. Test. : Theory Appl. – 1998. – N 12. – P. 7–20.

19. Ubar R. Design and Test Technology for Dependable Systems-on-Chip (Premier Reference Source) : Inf. Sci. Ref. / R. Ubar, J. Raik, H.-T. Vierhaus. – Hershey : NY : IGI Global, 2011. – 578 p.

20. Yang S. Logic Synthesis and Optimization Benchmarks : User Guide : Version 3.0 / S. Yang. – Microelectronics Center of North Carolina (MCNC), 1991. – 88 p.

## References

1. Blyudov A. A., Yefanov D. V., Sapozhnikov V. V. & Sapozhnikov V. I. *Avtomatika i telemekhanika – Automatics and Remote Control*, 2014, no. 8, pp. 131–145.

2. Blyudov A. A., Yefanov D. V., Sapozhnikov V. V. & Sapozhnikov V. I. *Elektronnoye modelirovaniye – Electronic Simulation*, 2012, Vol. 34, no. 6, pp. 17–29.

3. Drozd A. V., Kharchenko V. S., Antoshchuk S. G., Drozd Yu. V., Drozd M. A. & Sulima Yu. Yu. *Rabocheye diagnostirovaniye bezopasnykh informatsionno-upravlyayushchikh sistem [Operational Diagnostics of Safe Information-Control Systems]*; eds. A. V. Drozd, V. S. Kharchenko. Kharkiv, Zhukovsky National Aerospace University, 2012. 614 p.

4. Yefanov D. V., Sapozhnikov V. V. & Sapozhnikov V. I. *Avtomatika i telemekhanika – Automatics and Remote Control*, 2010, no. 6, pp. 155–162.

5. Parkhomenko P. P. & Sogomonyan Ye. S. *Osnovy tekhnicheskoy diagnostiki (optimizatsiya algoritmov*

diagnostirovaniya, apparaturnyye sredstva) [Basic Technical Diagnostics (Diagnosis Algorithm Optimization, Hardware Means). Moscow, Energoatomizdat, 1981. 320 p.

6. Sapozhnikov V. V., Sapozhnikov V. V. & Yefanov D. V. *Avtomatika na transporte – Automatics at Transport*, 2015, Vol. 1, no. 2, pp. 195-211.

7. Sapozhnikov V. V., Sapozhnikov V. V. & Yefanov D. V. *Avtomatika na transporte – Automatics at Transport*, 2015, Vol. 1, no. 1, pp. 84-107.

8. Sogomonyan Ye. S. & Slabakov Ye. V. *Samoproveryayemye ustroystva i otkazoustoychivyye sistemy* [Self-Checking Machines and Fail-Safe Systems]. Moscow, Radio i svyaz, 1989. 208 p.

9. Berger J. M. A Note on Burst Detecting Sum Codes. *Inf. Control*, 1961, Vol. 4, Is. 2-3, pp. 297-299.

10. Berger J. M. A Note on Error Detecting Codes for Asymmetric Channels. *Inf. Control*, 1961, Vol. 4, Is. 1, pp. 68-73.

11. Collection of Digital Design Benchmarks, available at: <http://ddd.fit.cvut.cz/prj/Benchmarks>.

12. Das D., Touba N. A., Seuring M. & Gossel M. Low Cost Concurrent Error Detection Based on Modulo Weight-Based Codes. *Proc. of the 6th IEEE Int. On-Line Testing Workshop (IOLTW)*, Spain, Palma de Mallorca, July 3–5, 2000. Palma de Mallorca, 2000. Pp. 171-176.

13. Das D. & Touba N. A. Weight-Based Codes and Their Application to Concurrent Error Detection

of Multilevel Circuits. *Proc. of the 17th IEEE VLSI Test Symp.*, USA, CA, Dana Point, April 25–29, 1999. Dana Point, 1999. Pp. 370-376.

14. Dong H. Modified Berger Codes for Detection of Unidirectional Errors. *IEEE Trans. Comput.*, 1984, vol. C-33, June, pp. 572-575.

15. Favalli M. & Metra C. Optimization of Error Detecting Codes for the Detection of Crosstalk Originated Errors. *Des., Autom. and Test in Eur. (DATE)*, 2001, March 13–16, pp. 290-296.

16. Ghosh S., Lai K. W., Jone W. B. & Chang S. C. Scan Chain Fault Identification Using Weight-Based Codes for SoC Circuits. *Proc. of the 13th Asian Test Symposium*, Taiwan, Kenting, Nov. 15–17, 2004. Taiwan, 2004. Pp. 210-215.

17. Mitra S. & McClaskey E. J. Which Concurrent Error Detection Scheme to Choose? *Proc. Int. Test Conf.*, 2000, USA, Atlantic City, NJ, 3–5 Oct., 2000. Atlantic City, 2000. Pp. 985-994.

18. Nicolaidis M. & Zorian Y. On-Line Testing for VLSI – A Compendium of Approaches. *J. Electron. Test.: Theory Appl.*, 1998, no. 12, pp. 7-20.

19. Ubar R., Raik J. & Vierhaus H.-T. Design and Test Technology for Dependable Systems-on-Chip (Premier Reference Source): *Inf. Sci. Ref.* Hershey – NY, IGI Global, 2011. 578 p.

20. Yang S. Logic Synthesis and Optimization Benchmarks: User Guide: Version 3.0. Microelectronics Center of North Carolina (MCNC), 1991. 88 p.

САПОЖНИКОВ Валерий Владимирович – д-р техн. наук, профессор, port.at.pgups1@gmail.com; САПОЖНИКОВ Владимир Владимирович – д-р техн. наук, профессор, at.pgups@gmail.com; \*ЕФАНОВ Дмитрий Викторович – канд. техн. наук, доцент, TrES-4b@yandex.ru; ДМИТРИЕВ Вячеслав Владимирович – ассистент, webus@pisem.net; ХУАН Цзе – студент, 1340632392@qq.com (Петербургский государственный университет путей сообщения Императора Александра I).